

Diseño de Unidad Aritmético Lógica (ALU) en laboratorio virtual en 3D

1st Néstor Rodríguez

Escuela de Ciencias Básicas,
Tecnología e Ingeniería - ECBTI
Universidad Nacional Abierta y a
Distancia - UNAD
Bogotá, Colombia

<https://orcid.org/0000-0002-5489-4594>

2nd July Mora

Escuela de Ciencias Básicas,
Tecnología e Ingeniería - ECBTI
Universidad Nacional Abierta y a
Distancia - UNAD
Bogotá, Colombia

<https://orcid.org/0000-0003-0876-1122>

3rd Iván Nieto

Escuela de Ciencias Básicas,
Tecnología e Ingeniería - ECBTI
Universidad Nacional Abierta y a
Distancia - UNAD
Bogotá, Colombia

<https://orcid.org/0000-0003-2679-7487>

4th Jose Santamaría

Escuela de Ciencias Exactas y
Naturales
Universidad Estatal a Distancia
San José, Costa Rica

<https://orcid.org/0000-0002-6349-0823>

5th Esteban Chanto

Escuela de Ciencias Exactas y
Naturales
Universidad Estatal a Distancia
San José, Costa Rica

<https://orcid.org/0000-0002-4823-766X>

Resumen—En la enseñanza de las ingenierías electrónica, de telecomunicaciones y afines la Unidad Aritmético – Lógica (ALU) es un dispositivo básico para la comprensión de la electrónica digital y de la lógica binaria y combinacional. Esta investigación se desarrolla en colaboración con la UNAD de Colombia y la UNED de Costa Rica para el diseño e implementación de una ALU sumadora de dos palabras de dos bits en un laboratorio virtual; el diseño se realiza utilizando técnicas de mapas de *Karnaugh*, modelado geométrico en *SketchUp*, programación con *blueprints* el motor gráfico *Unreal Engine* para su incorporación en el laboratorio virtual.

Palabras claves—*Electrónica, Aprendizaje virtual, laboratorio académico, circuito integrado, lógica.*

I. INTRODUCCIÓN

La Unidad Aritmético - Lógica (ALU) es un circuito que realiza operaciones a través de compuertas lógicas y astables, siendo una herramienta eficaz para que los estudiantes de ingeniería adquieran competencias fundamentales en la profesión [1][2]; por lo tanto, el usuario debe tener conocimientos sobre álgebra booleana y compuertas lógicas.

Investigaciones relacionadas con las ALU se han documentado en diferentes trabajos académicos, pero están dirigidas hacia la implementación en laboratorios reales [3], es decir que no se encontró algún resultado que documente su incorporación en un entorno virtual como un laboratorio 3D. En este sentido, la coexistencia de las Tecnologías de la Información (TI) con el sector educativo facilita la transformación de los escenarios físicos en lógicos de donde surgen oportunidades para el diseño de laboratorios virtuales como escenarios académicos en los cuales el estudiante pueda complementar el ejercicio desarrollado en un entorno real, poniendo a prueba sus conocimientos [4][5].

Esta investigación resulta de la colaboración entre la Universidad Nacional Abierta y a Distancia (UNAD) de Colombia y la Universidad Estatal a Distancia (UNED) de Costa Rica, para el desarrollo de una ALU en un laboratorio virtual.

II. METODOLOGÍA

Para esta investigación se utiliza una metodología ágil de desarrollo incremental con un diseño de investigación – acción para la cual se implementan tres (3) iteraciones. En la primera se obtiene el prototipo de la ALU de acuerdo con sus características; en la segunda se verifica el funcionamiento y se proponen acciones de mejora según el resultado obtenido; y en la última iteración comprobar la corrección de errores.

Cada iteración se compone de cuatro etapas como se muestra en la Fig 1, con las actividades que darán como resultado el diseño final.

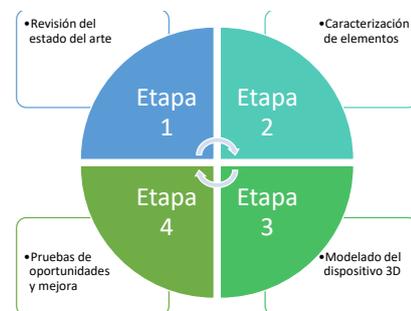


Fig 1. Diagrama esquemático de la metodología

En la etapa 1 se definieron las características propias de la ALU, que dará lugar al diseño de la estructura que tendrá en el laboratorio virtual. La etapa 2 involucra la instrumentación y elementos necesarios para el desarrollo de prácticas que involucren lógica combinacional y secuencial.

Para establecer las interacciones entre las compuertas del dispositivo microelectrónico y los demás elementos del laboratorio virtual se plantea la etapa 3; y por último, en la etapa 4 se implementará la ALU en el laboratorio virtual, realizando pruebas de funcionamiento para encontrar oportunidades de mejora en cada una de las iteraciones propuestas.

III. FUNDAMENTACIÓN TEÓRICA

El desarrollo de la ALU propuesta en esta investigación se realizará a partir de la aplicación de las técnicas de mapas de Karnaugh y la plataforma *Unreal Engine* que es el motor gráfico y de modelado para su inclusión en la plataforma del laboratorio virtual.

A. Unidad Arimético – Lógica

Una ALU es un circuito lógico combinacional que permite la enseñanza de la lógica a través de la aplicación práctica de álgebra booleana, permitiendo la integración del mundo matemático y lógico [6]. En las ramas de la ingeniería Electrónica, Telecomunicaciones y afines, la ALU se constituye como un elemento para que los estudiantes fortalezcan sus habilidades lógicas, de comprensión de la electrónica digital y el uso los lenguajes de máquina [7] [8].

B. Mapas de Karnaugh

La técnica denominada Mapas de Karnaugh permite la reducción de tablas de verdad de circuitos lógicos para su construcción física a través de compuertas básicas AND, OR o NOT. Es un mecanismo simple de reducción que no está limitado por el número de variables de entrada; dicha técnica se desarrolla en una tabla cuyas celdas corresponden a las diferentes combinaciones de las variables, permitiendo una reducción de la cantidad de funciones a desarrollar a partir de la tabla de verdad [9].

C. Lenguaje Blueprints

Blueprints es un lenguaje de programación gráfico a través de bloques que establece las interacciones de la ALU en el laboratorio virtual utilizando el motor gráfico *Unreal Engine* [10], el cual es un motor gratuito para aplicaciones educativas y sin fines de lucro; por lo tanto, para caracterizar un comportamiento, un movimiento o similares, basta con arrastrar los bloques en el entorno de trabajo para incluir las características deseadas en el elemento como se muestra en la Fig 2.

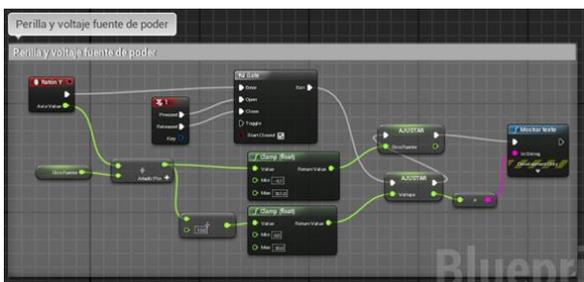


Fig 2. Programación en *blueprints*

En la Tabla 1 se muestra la caracterización de una ALU como compuerta lógica AND, y la respuesta teniendo como referencia los valores lógicos de “0” y “1”

Tabla 1. Tabla de verdad de la compuerta AND

Comportamiento de la compuerta AND		
A	B	Resultado
0	0	0
0	1	0
1	0	0
1	1	1

IV. DISEÑO DE LA ALU

La ALU diseñada corresponde a una sumadora de dos palabras, cada una de dos bits como la que se muestra en la Fig 3; esto quiere decir que en una representación decimal lo máximo que suma es 3 y 3, obteniendo un resultado de 6. Ahora, considerando la herramienta en sistema binario la salida debe tener una palabra de tres bits para su representación, donde el bit E es el de mayor valor, mientras que las entradas lo son A y C. En la Tabla 2 se muestra para la ALU la tabla de verdad y su conversión decimal.

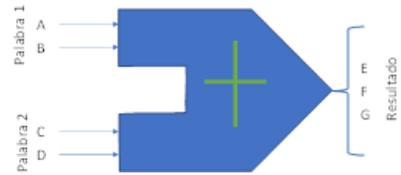


Fig 3. Representación de la ALU sumadora de dos palabras de dos bits

Tabla 2. Tabla de verdad de la compuerta ALU y su conversión decimal

A	B	C	D	E	F	G	Conversión decimal
0	0	0	0	0	0	0	0
0	1	0	0	0	0	1	1
1	0	0	0	0	1	0	2
1	1	0	0	0	1	1	3
0	0	0	1	0	0	1	1
0	1	0	1	0	1	0	2
1	0	0	1	0	1	1	3
1	1	0	1	1	0	0	4
0	0	1	0	0	1	0	2
0	1	1	0	0	1	1	3
1	0	1	0	1	0	0	4
1	1	1	0	1	0	1	5
0	0	1	1	0	1	1	3
0	1	1	1	1	0	0	4
1	0	1	1	1	0	1	5
1	1	1	1	1	1	0	6

Posteriormente, se aplica la técnica de mapas de Karnaugh por cada una de las funciones de la palabra de salida, en este caso E, F y G. En la Tabla 3 se muestra el resultado para la función G.

Tabla 3. Mapa de Karnaugh para la función G

AB \ CD	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	1	0	0	1
10	0	1	1	0

De la Tabla 3 se forman cuatro términos que se detallan a continuación y su reducción:

$$\text{Término 1: } A'B'C'D + A'B'CD = A'B'D(C' + C) = A'B'D$$

$$\text{Término 2: } A'BC'D' + ABC'D' = BC'D'(A' + A) = BC'D'$$

$$\text{Término 3: } A'BCD' + ABCD' = BCD'(A' + A) = BCD'$$

$$\text{Término 4: } AB'C'D + AB'CD = AB'D(C' + C) = AB'D$$

Estas no son las últimas expresiones, dado que los términos son adyacentes en distintas parejas, por lo cual se

continúa con su reducción, hasta obtener la expresión mínima de la función G representada en (1).

$$G = A'B'D + BC'D' + BCD' + AB'D = B'D(A+A') + BD'(C'+C)$$

$$G = B'D + BD' \quad (1)$$

Igualmente, se replica el proceso para las funciones F y E obteniéndose las expresiones mínimas en (2) y (3).

$$F = (B' + D')(A'C + AC') + BD(AC + A'C') \quad (2)$$

$$E = AC + BD(A + C) \quad (3)$$

El esquemático de la ALU en compuertas lógicas obtenidas de esta reducción se muestra en la Fig 4.

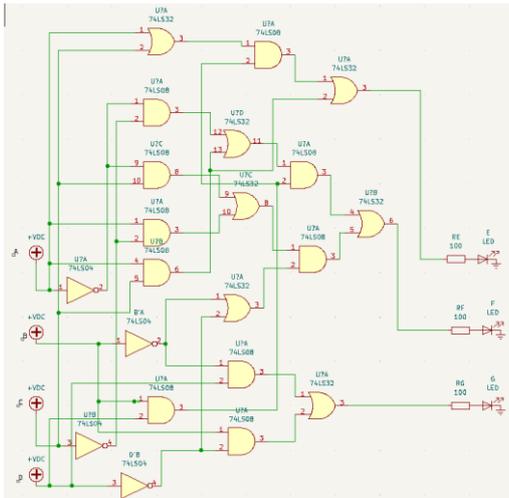


Fig 4. Esquemático del circuito combinacional de la ALU diseñada

V. IMPLEMENTACIÓN DEL LABORATORIO VIRTUAL

El proceso de implementación está dividido en tres (3) fases, en las cuales se describe el proceso de diseño de la ALU en el software, su contexto en el laboratorio virtual y finalmente las interacciones establecidas para su funcionamiento dentro del laboratorio virtual.

A. Fase 1 – Diseño de la ALU en Sketchup

El diseño de la ALU se realizó teniendo en cuenta el esquema de la Fig 4, utilizando los dispositivos 74LS32, 74LS08 y 74LS04 las cuales son compuertas OR, AND y NOT, así como resistencias, LEDs para representar los 3 bits de salidas del dispositivo y otros elementos como los bornes de alimentación del circuito. A partir de lo anterior se realizó la construcción sobre una placa electrónica tipo baqueta y el resultado se presenta en la Fig 5.

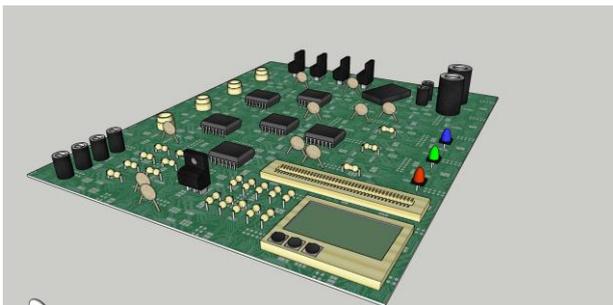


Fig 5. Diseño de la ALU en Sketchup

Como se observa, el dispositivo conserva los elementos de la ALU y cuenta con cuatro (4) entradas denominadas A, B, C y D y las 4 salidas E, F y G conectadas a los LEDs que las representan de forma visual. Este modelo se construyó en el software Sketchup teniendo en cuenta la versatilidad de la herramienta y el alcance a nivel gráfico que este requiere.

En las Fig. 6-8 se aprecia de forma detallada los bornes de entrada, integrados utilizados y salidas de la ALU respectivamente.

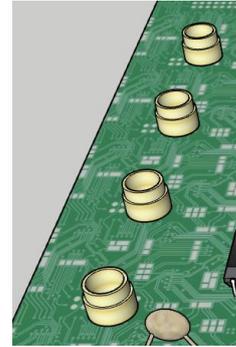


Fig 6. Bornes de entrada de la ALU

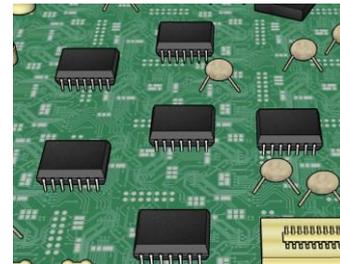


Fig 7. Integrados que componen la ALU

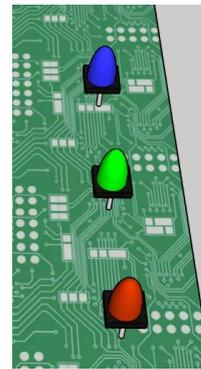


Fig 8. Salidas de la ALU

B. Fase 2 – Contexto en el laboratorio virtual

La ALU diseñada será incluida en el laboratorio virtual y podrá interactuar con los dispositivos que allí se encuentren para el desarrollo de una práctica, como las fuentes de alimentación que le proporcionan la energía para su funcionamiento y el multímetro que le permitirá al usuario corroborar la respuesta entregada por el dispositivo.

Para el proceso de incorporación, una vez se ha generado el modelo en Sketchup, que es una aplicación gratuita con fines educativos, se importa el archivo en el modelo del laboratorio virtual y se ajustan temas particulares en cuanto a

las texturas y la posición en la que se ubicará en función de los demás elementos.

C. Fase 3 – Interacciones incorporadas al laboratorio virtual y resultado.

El comportamiento de la ALU se evalúa desde dos puntos diferentes, el primero es su funcionamiento de conformidad con el análisis realizado; y el segundo son las interacciones que el dispositivo tendrá con la instrumentación disponible en el laboratorio virtual, las cuales se muestran en la Table 4.

Table 4. Interacciones de la ALU con elementos del laboratorio virtual

Interacción	Resultado
Fuente de alimentación	5V en la entrada del circuito
Multímetro	Voltaje medido en puertas de entrada/salida de la ALU

La investigación se encuentra en implementación y pruebas del dispositivo en el laboratorio virtual, aún no se tienen resultados finales y actualmente se está validando la respuesta del dispositivo según las características establecidas en el proyecto.

VI. CONCLUSIONES Y RECOMENDACIONES

- Se realizó el modelado y diseño de la ALU tomando como decisión una única función sumadora, para no aumentar la complejidad combinacional, pero permitiendo comprender el funcionamiento de las compuertas lógicas y de la lógica booleana. Una vez concluida esta etapa, se continuará con la validación de la instrumentación que corrobore el funcionamiento dentro de los parámetros establecidos.
- La aplicación de técnicas de *Blueprints* en un motor gráfico como *Unreal Engine* permite el desarrollo de las interacciones de acuerdo con las características establecidas en la investigación, lo cual permitirá al usuario aplicar conocimientos en el uso de la ALU.
- *Sketchup* es un software de diseño y modelamiento 3D que permite de forma sencilla construir un elemento para incorporarse en un entorno virtual; por lo tanto, se ajusta a las necesidades de la investigación teniendo en cuenta el detalle gráfico requerido.
- La construcción de la ALU y su implementación en el laboratorio virtual permitirá al usuario realizar pruebas como si lo hiciera en un laboratorio físico; por otro lado, se espera que la similitud de los elementos virtuales y los reales represente un escenario donde el participante experimente y vea reflejadas sus acciones en el entorno 3D.
- Para las pruebas de funcionalidad y aplicación se recomienda a la UNAD realizarlas en el II semestre del

2022 en la asignatura de Análisis de Circuitos de las carreras de Ingeniería en Electrónica y de Ingeniería en Telecomunicaciones. En el caso de la UNED en la asignatura de Sistemas de Instrumentación I de la carrera de Ingeniería en Telecomunicaciones.

RECONOCIMIENTOS

A la Universidad Nacional Abierta y a Distancia – UNAD de Colombia, por apoyar iniciativas que aportan al desarrollo de los estudiantes y docentes.

A la Universidad Estatal a Distancia - UNED de Costa Rica, por aportar a la construcción colectiva de conocimiento a través de la vinculación de docentes y su experiencia en esta investigación..

REFERENCES

- [1] E. Serna and G. Florez, "El razonamiento lógico como requisito funcional en ingeniería". In Proceedings Eleventh Latin American and Caribbean Conference for Engineering and Technology, 2013, pp. 1-10.
- [2] E. Fonseca-Chávez and M.A. Ibarra-Castillo, "Procesador MicroALU", Memorias del Congreso Científico Tecnológico de las carreras de Ingeniería Mecánica Eléctrica, Industrial y Telecomunicaciones, Sistemas y Electrónica, vol 2, no. 2, pp. 1-6, 2017.
- [3] A. Ramírez-Reyes, G. Blanco-Gómez and E. Santana-Sirias. "Diseño de una Unidad Aritmético-Lógica". Tesis Doctoral, Universidad Autónoma de Nicaragua, Managua, Nicaragua. 2010.
- [4] A. B. Ascarza y W.A. Mucha. "Análisis y propuesta de un modelo de virtualización de la UNMSM", Innovación, virtualización y flexibilización curricular. Gestión en el tercer milenio, vol 11, no 21, pp. 55-72, 2008.
- [5] C. Arguedas-Matarrita et al., "Remote experimentation in the teaching of physics in Costa Rica: First steps," 2019 5th Experiment International Conference (exp.at'19), 2019, pp. 208-212, doi: 10.1109/EXPAT.2019.8876553.
- [6] J. A. Aguaguallo-Murillo, "Diseño y construcción de una unidad aritmética lógica con compuertas lógicas y multiplexores", Tesis de Grado, Machala, Ecuador, 2017.
- [7] B. Pandey, J. Yadav, and M. Pattanaik, "IO standard based energy efficient ALU design and implementation on 28nm FPGA", in 2013 Annual IEEE India Conference, INDICON 2013, 2013, doi: 10.1109/INDICON.2013.6725996
- [8] N. Yadav and P. Kumari, "Design of ALU using dual mode logic with optimized power and speed", in IMPACT 2017 - International Conference on Multimedia, Signal Processing and Communication Technologies, 2018, pp. 41-45, doi: 10.1109/MSPCT.2017.8363970.
- [9] J. L. Martín González, J. Arias-Pérez, U. Bidarte-Peralta, P. Ibañez-Ereño, J. Lázaro-Arrotegui y A. Zuloaga-Izaguirre, "Problemas resueltos de electrónica digital", Delta Publicaciones, Universidad del País Vasco, 2007.
- [10] S. Rodrigues, H. K. Rayat, R. M. Kurichithanam, and S. Rukhande, 'Shriek: A Role Playing Game Using Unreal Engine 4 and Behaviour Trees', in 2021 4th Biennial International Conference on Nascent Technologies in Engineering (ICNTE), 2021, pp. 1-6, doi: 10.1109/icnte51185.2021.9487723 [Online].